



(19)

(11) Publication number:

**09102517 A**

Generated Document.

**PATENT ABSTRACTS OF JAPAN**(21) Application number: **07258669**(51) Intl. Cl.: **H01L 21/60 H01L 21/321**(22) Application date: **05.10.95**

(30) Priority:

(43) Date of application  
publication: **15.04.97**(84) Designated contracting  
states:(71) Applicant: **NEC CORP**(72) Inventor: **KANEKO MASAYUKI**

(74) Representative:

**(54) SEMICONDUCTOR  
DEVICE**

(57) Abstract:

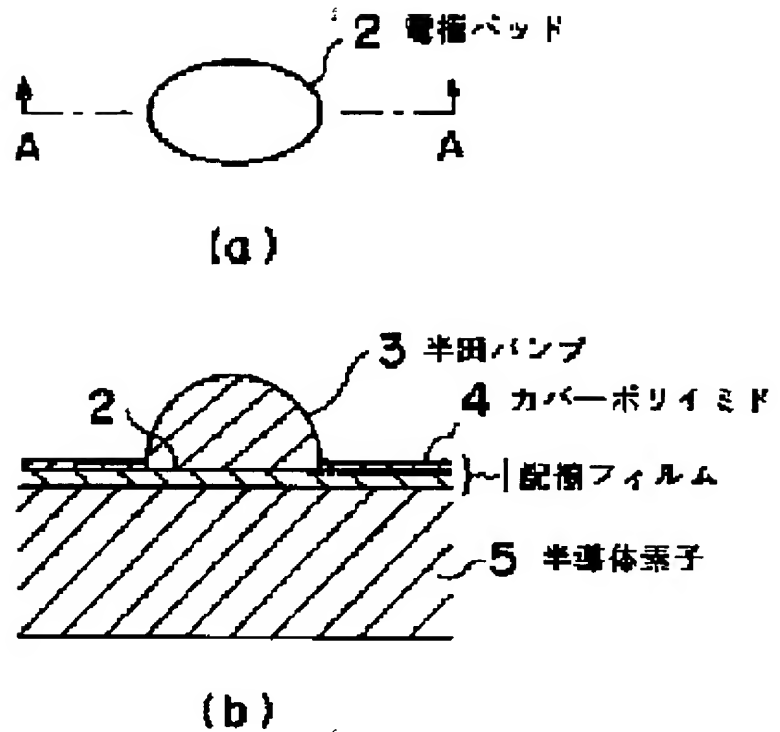
**PROBLEM TO BE SOLVED:** To easily prevent a crack generated at a solder bump after packaging by forming an electrode pad in an elliptical shape which is long in the center direction of a semiconductor element.

**SOLUTION:** An electrode pad 2 is in an elliptical shape while it is long in nearly the center direction of a semiconductor element and the pads 2 are mutually separated and annularly arranged. Cover polyimide film 4 is partially cut out and the electrode pad 2 in elliptical shape is formed. Then, flux with a relatively high viscosity force is applied to the surface of a wiring film 1, for example, by spin coating. A solder piece which is punched from a ribbon-shaped solder is tentatively mounted to the electrode pad 2 by the viscous force of the flux. Then, heating treatment is performed, the solder is connected to the electrode pad 2, and an elliptical solder bump 3 is formed. In this manner, by

**BEST AVAILABLE COPY**

increasing the junction area against shear strength, stress generated due to the difference in the thermal coefficient of expansion between the element and the substrate is relaxed and the generation of crack is reduced, thus achieving a reliable packaging.

COPYRIGHT: (C)1997,JPO



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-102517

(43) 公開日 平成9年(1997)4月15日

(51) Int.Cl. <sup>6</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/60 21/321	3 1 1		H 0 1 L 21/60 21/92	3 1 1 S 6 0 2 Q 6 2 1 A

審査請求 有 請求項の数 3 O L (全 4 頁)

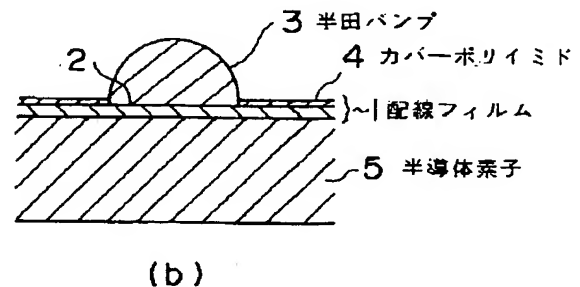
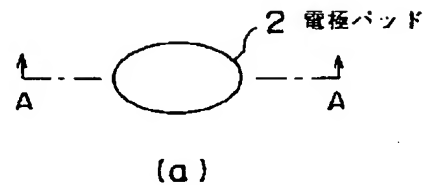
(21) 出願番号	特願平7-258669	(71) 出願人	000004237 日本電気株式会社 東京都港区芝五丁目7番1号
(22) 出願日	平成7年(1995)10月5日	(72) 発明者	金子 真之 東京都港区芝五丁目7番1号 日本電気株式会社内
		(74) 代理人	弁理士 京本 直樹 (外2名)

(54) 【発明の名称】 半導体装置

(57) 【要約】 (修正有)

【課題】 実装後の半田バンプに発生するクラックを容易に防止する半導体装置を提供する。

【解決手段】 配線フィルム1において、外部端子である半田バンプを接続する電極パッド2を半導体素子の略中心方向に長い楕円形状にする。



## 【特許請求の範囲】

【請求項1】 配線パターンの両面が絶縁膜に覆われた配線フィルム、前記配線フィルムの主表面に搭載された半導体素子、前記配線フィルムの他主表面の前記絶縁膜の一部を切り欠いて前記配線パターンを露出する電極パッド、及び前記電極パッドに設けられたバンプを有する半導体装置であって、前記電極パッドは前記半導体素子の中心方向に長い楕円形状であることを特徴とする半導体装置。

【請求項2】 前記電極パッドは互いに離間して環状に複数個設けられ、前記バンプが前記複数個の電極パッドに対してそれぞれ設けられていることを特徴とする請求項1記載の半導体装置。

【請求項3】 前記バンプは、鉛と錫の合金であることを特徴とする請求項1又は請求項2記載の半導体装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、半導体装置に関し、特にバンプを有する半導体装置に関する。

## 【0002】

【従来の技術】従来、共晶半田等の金属ロー材でなるバンプ状の外部端子（以下、半田バンプという）を有する構造の半導体装置では、半導体装置基体であるフレキシブルな配線フィルムの電極パッドに金属ロー材を仮付けし、その後金属ロー材の融点以上の温度で金属ロー材をリフローし、半田バンプを形成し接続していた。

【0003】従来の配線フィルム1は、図4（b）に示すように銅配線の両面をポリイミドフィルムで電気的絶縁にした構造となり、半導体素子5と接続された銅配線に外部端子を形成するため、カバーポリイミド4にエッチングにより図4（a）に示すような円形の開孔部を開け、電極パッド2を設けていた。

【0004】外部端子用の半田バンプ3を形成するためには、配線フィルム1の表面にロジン系フラックス等の比較的粘着力の高いフラックスをディスペンサ、スピコートあるいは印刷等により塗布し、半田を球状にした半田ボールを真空ピンセットを用いて電極パッドに搭載する。その後、加熱処理を行い、半田ボールを電極パッドに接続し、球状の半田バンプ3を形成する。また、微細な半田バンプを形成するため、リボン状の半田からポンチ、ダイスを用いて打ち抜いた円筒状の半田片をフラックスの粘着力により電極パッドに仮付けし、加熱処理を行い半田を電極パッドに接続し、球状の半田バンプ3を形成する方法をとる。

## 【0005】

【発明が解決しようとする課題】この従来の半田バンプでは、図5に示されるように、プリント基板に実装した時、半導体素子5とプリント基板8の熱膨張の差により、半田バンプ3の根元に応力が集中するためクラック10が発生するという問題点があった。

【0006】この問題を解決する対策として、半田バンプの接合面積を大きくし、強度を上げることが考えられるが、電子部品の高密度化に伴い、微細ピッチの電極に対応することが要求され、配線パターン等の設計上電極パッド径を単に大きくすることが困難となっている。

【0007】また、半田バンプのクラック対策をして、特開平3-222334号公報に記載されているように、半導体チップ等の電気部品表面に形成されたパッド上に、半田に対して融点が高くかつヤング率が小さい材料による導電層が所定のメタル層を挟んで形成され、その導電層上にバンプ上の半田を形成する方法が考えられている。

【0008】しかし、この方法は、フリップチップのバンプ構造に関するものであり、配線フィルムに適用するのは困難であり、また、製造工程数が増えるため、コストが高くなってしまう。

【0009】本発明の目的は、低コストで実装後の半田バンプに発生するクラックを容易に防止する半導体装置を提供することにある。

## 【0010】

【課題を解決するための手段】本発明による半導体装置は、配線パターンが両面に絶縁膜に覆われた配線フィルム、上記配線フィルムの主表面に搭載された半導体素子、上記配線フィルムの他主表面の上記絶縁膜の一部を切り欠いて上記配線パターンを露出する電極パッド、及び上記電極パッドに設けられたバンプを有する半導体装置であって、上記電極パッドは上記半導体素子の中心方向に長い楕円形状であることを特徴とする。

【0011】好ましくは、上記電極パッドは互いに離間して環状に複数個設けられ、上記バンプが上記複数個の電極パッドに対してそれぞれ設けられていることを特徴とする。

## 【0012】

【作用】半導体素子の中心方向に長い楕円形状の電極パッドが、この電極パッドに形成されたバンプの接合面積を半導体素子の膨張方向に大きくするので、プリント基板実装時に、半導体素子とプリント基板との熱膨張率の差によって発生する応力を緩和することができ、従来と同様のコストでバンプのクラック発生を低減することができる。

## 【0013】

【発明の実施の形態】次に、本発明の上記及びその他の目的、特徴を明瞭にすべく本発明について図面を参照して説明する。

【0014】図1は、本発明の実施形態の一例を示す平面図である。図2（a）は、図1に示される実施形態のうち1つの電極パッド2部分の部分拡大図である。図2（b）は、図2（a）のA-A線に沿った断面図である。

【0015】本発明の半導体装置は、図2（b）に示す

3

ように、半導体素子5と配線フィルム1と半田バンプ3とを有する半導体装置であって、半導体素子5は、配線フィルム1の配線パターンと電気的に接続されて、配線フィルム1に搭載されたものであり、配線フィルム1は、配線パターンの両面が絶縁膜により絶縁されたものであって、複数の半田バンプ3を有し、半田バンプ3は、絶縁膜(カバーポリイミド4)の一部を切り欠いて配線パターンを露出して形成された複数の電極パッド2に設けられたものである。電極パッド2は、それぞれ図1、図2(a)に示すように半導体素子の略中心方向に長い楕円形状であり、互いに離間して環状に配置されている。

【0016】図3は、本実施形態の半田バンプの形成方法を示す拡大図である。

【0017】外部端子用の半田バンプ3を形成するため、カバーポリイミド膜の一部を切り欠いて楕円形状の電極パッド2を形成する。さらに配線フィルム1の表面にロジン系フラックス等の比較的粘着力の高いフラックス7をスピコートあるいは印刷等により塗布し、リボン状の半田からポンチ、ダイスを用いて打ち抜いた半田片6をフラックス7の粘着力により楕円形状の電極パッド2に仮付けする。その後、図3(c)に示すように加熱処理を行い、半田を電極パッド2に接続し、楕円球状の半田バンプ3を形成する。

【0018】本実施例での半田片6の大きさは直径150 $\mu$ m、厚さ100 $\mu$ m、電極パッド2の大きさは短軸方向80 $\mu$ m、長軸方向160 $\mu$ mである。

【0019】この実施形態の半導体装置を厚さ1.5mmのガラス・エポキシ基板に実装し、温度サイクル試験(-40~125 $^{\circ}$ C)を行ったところ、従来100サイクル程度から半田バンプと電極パッドの界面付近にクラックが生じ不良となっていた(不良数12/30)が、

4

300サイクルまで不良が発生しなくなった。

【0020】

【発明の効果】以上説明したように本発明は、半田バンプの接合面積を半導体素子の膨張方向に大きくすることにより、せん断力に対して接合面積が大きくなるので、単位面積あたりのせん断力は小さくなる。よって、プリント基板に実装した時に、半導体素子とプリント基板の熱膨張率の差により発生する応力を緩和することができ、半導体素子とプリント基板との接合強度を上げることができるので、半田バンプのクラック発生が減少し、接続の信頼性が高い実装が実現できる。

【図面の簡単な説明】

【図1】本発明の実施形態の一例を示す平面図。

【図2】図1に示される半導体装置の1つの電極パッド部分の部分拡大図及びA-A線に沿った部分断面図。

【図3】本発明の半田バンプ製造方法を説明するための部分拡大図及び部分断面図。

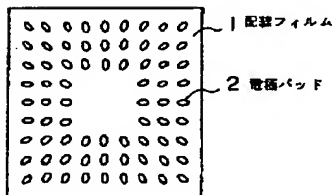
【図4】従来例の部分平面図及び部分断面図。

【図5】プリント基板に実装された状態の従来例の部分断面図。

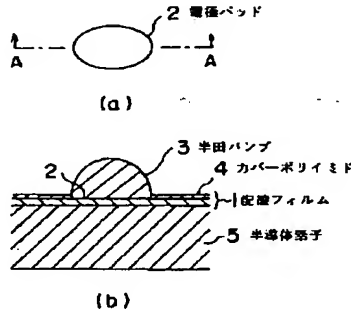
【符号の説明】

- |    |          |
|----|----------|
| 1  | 配線フィルム   |
| 2  | 電極パッド    |
| 3  | 半田バンプ    |
| 4  | カバーポリイミド |
| 5  | 半導体素子    |
| 6  | 半田片      |
| 7  | フラックス    |
| 8  | プリント基板   |
| 9  | パッド      |
| 10 | クラック     |

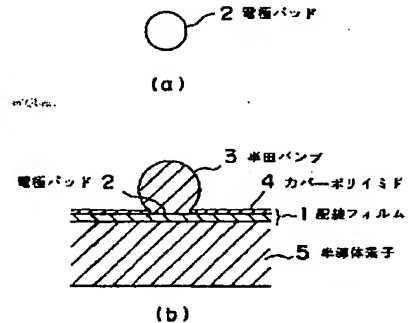
【図1】



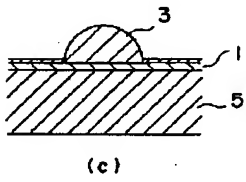
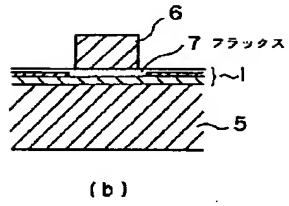
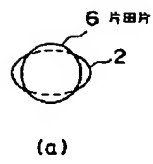
【図2】



【図4】



【図3】



【図5】

